

低損失高速MOS形ダイオードの研究

東北学院大学工学部 電気工学科 菅原 文彦

1. はじめに

携帯電話を始めとして電気機器の小型化・携帯化が進んでいる中で、これらのバッテリー充電回路等に用いられる整流ダイオードの低オン電圧化の要求が高まっている。現状の低オン電圧ダイオードとしては、ショットキバリアダイオードやMOSFETを用いた同期整流ダイオードがある。しかしながら、ショットキバリアダイオードにおいては更なる低オン電圧化は難しく、温度上昇により逆方向リーク電流が増大する問題がある。また、同期整流ダイオードにおいても、ゲート回路を用いた3端子動作が必要で、ゲート回路の損失が増大するという問題を抱えている。

本研究は上記同期整流ダイオードの問題点を克服するため、ゲート信号を用いずに、自己バイアスによりMOSFET構造を導通させ、2端子動作を図った自己同期形のダイオードの開発を目指している。この提案のダイオードは、MOSゲートのしきい値電圧低減化により、低オン電圧化が可能であり、MOSFET動作により高速スイッチング動作と良好な温度特性が期待でき、さらにプロセスが簡単で高集積化が容易な利点を持つ。これまでに、基本動作と高速スイッチング動作及び良好な温度特性に関して実験的に確認している。

本報告においては、提案のダイオードの動作原理、Pao-Sahモデルを用いた電流電圧特性シミュレーション結果について述べる。このシミュレーションは、順方向において実測と良く合致しており、このシミュレーションを用いて現状のショットキバリアダイオードよりも低オン電圧動作が可能なることを示唆する。

2. 提案のMOS形ダイオードの原理

提案のダイオードの構造を図1に示す。本デバイスは、通常の2重拡散MOSFET構造を用いているが、2端子動作でかつ整流性を得るために、 P_B と N_S^+ の短絡構造を持たず、かつソース電極Sとゲート電極Gを短絡している。

ドレイン電極Dに対して、ソース電極Sに正電圧を印加すると、接合 J_3 が逆バイアス電圧となり、接合 J_2 と並列構成にあるMOSゲートにも実効的にゲート電圧が印加される。従って、印加電圧がMOSゲートのしきい値電圧以上になると、領域 N_B の多数キャリアが領域 N_B 及び反転層を経由し、ソース領域 N_S^+ に達して導通状態となる。本デバイスの順方向電流は通常MOSFETと逆方向となる。また、MOSゲートのしきい値電圧低減化により、かなり小さなオン電圧で導通可能となる。

上述の極性と逆方向の電圧を印加した場合は、印加電圧のほとんどは、接合 J_2 の逆バイアス電圧として費やされ、接合 J_1 には極わずかな順バイアス電圧しか印加されない。従って、接合 J_2 と並列構成にあるMOSゲートにも、ほとんど電圧は印加されないため、MOSゲート直下には電気的な変化は生じない。そのため、この極性においては、逆バイアス接合の J_2 に印加電圧が費やされるだけで、非導通状態となる。

3. Pao-Sahモデルを用いた電流電圧特性シミュレーション

Pao-Sahモデルは、長チャネルMOSFET用の電流電圧特性の解析モデルである。このモデルを用いて、MOSゲート条件、不純物プロファイル、パターン形状、及び内部抵抗成分を考慮して電流電圧特性を求めている。但し、順方向及び逆方向における実効的なゲート電圧は、それぞれアノード電圧及びカソード電圧に等しいとしている。さらに、逆方向に関しては、デバイスの2次元電位分布をポアソン方程式から解き、チャネル部の電界を算出し、Pao-Sahモデルの入力値としている。

実際に試作したデバイスはリニアパターンで特に最適設計は行っておらず、結晶面(111)の基板を用い、デバイス面積約 1 mm^2 、酸化膜厚 2.15 \AA 、チャネル長約 $0.54\text{ }\mu\text{m}$ 、チャネル幅 7.58 cm 、チャネル部の平均不純物密度 $4.57 \times 10^{18}\text{ cm}^{-3}$ となっている。この試作デバイスの実測及びシミュレーションの電流電圧特性を図2に示す。ここで(a)は順方向で、(b)は逆方向である。これらの結果より、試作したデバイスは順方向と逆方向の電流比は5桁程度を達成しており整流作用が確認できる。また、順方向の実測とシミュレーションは良く一致している。しかしながら、逆方向のシミュレーションによるリーク電流は1桁程度高い。この理由は、モデルにおいてはキャリアが界面にトラップされる効果を考慮していないためと考えられる。

図3は、図2の場合と同じ結晶面、同じデバイス面積にした上で、正方形配置のセル幅 $2\text{ }\mu\text{m}$ 、セルピッチ $3\text{ }\mu\text{m}$ のマルチセル構造で集積化した場合のシミュレーションによる順方向電圧電流特性を示している。この条件においては、酸化膜厚 1.25 \AA 、チャネル長約 $0.43\text{ }\mu\text{m}$ となっている。この図3においては、ほぼ同じ面積をもつTi(チタン)ショットキバリアダイオードの実測値もプロットしている。図より高電流密度ではTiショットキバリアダイオードよりもオン電圧は増大するが、実用的なレベルである 100 A/cm^2 程度までは、提案のダイオードの方が低オン電圧特性を達成することが期待できる。

4. まとめ

本報告においては、提案のデバイスのダイオード動作の実験的確認及びPao-Sahモデルを用いた電流電圧特性シミュレーション結果について述べた。電流電圧特性シミュレーションは順方向において実測と良く合致しており、このシミュレーションを用いて提案のデバイスが現状のショットキバリアダイオードよりも低オン電圧動作が可能なることを示唆した。今後、最適化したデバイスも試作し、実験的にも低オン電圧特性を確認したい。

謝辞

本研究は、石田(實)記念財団の平成7年度助成研究の成果をさらに発展させたものである。御援助頂いたことに厚く御礼申し上げます。

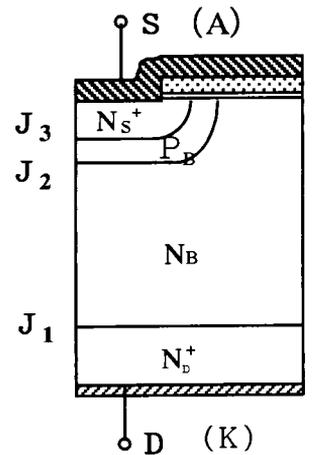
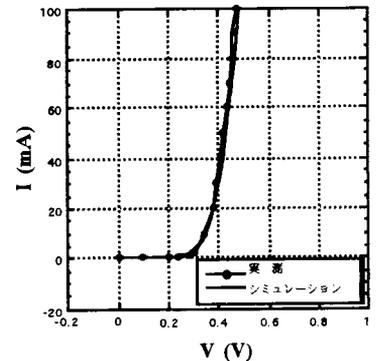
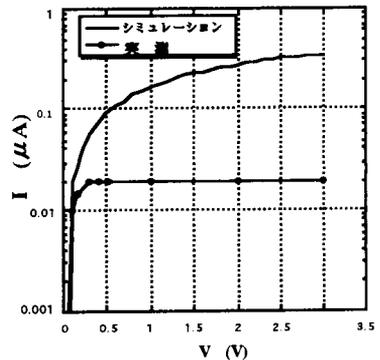


図1 提案のダイオード



(a) 順方向



(b) 逆方向

図2 提案のダイオードの実測とシミュレーションの電流電圧特性

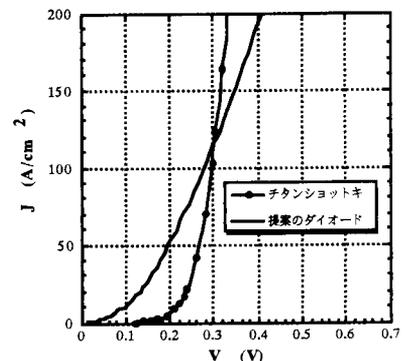


図3 提案のダイオードとTiショットキダイオードの順方向特性比較