

# 高速高精度画像プロセッサに関する研究

佐々木 慶文

石巻専修大学理工学部情報電子工学科

## 1. はじめに

画像処理とその応用に関する研究は 1960 年代に遡る長い歴史があり、また、発展してきている。画像照合は、そのような画像処理応用の重要な基盤技術である。特に、近年では工業生産、セキュリティ、医療、映像などの分野において高精度かつリアルタイムでの画像照合が要求されている。しかしながら、画像という比較的膨大なデータを扱うために、汎用コンピュータによるリアルタイム処理が困難である場合が多い。これに対して、本研究では、画像照合専用 VLSI プロセッサによるリアルタイム画像照合の実現を世界に先駆けて提唱してきた [1]-[3]。

多くの応用では画像が入力されてから照合結果が得られるまでの応答時間が短くなることが要求される。このための VLSI プロセッサアーキテクチャとしては空間的並列化が有用であるが、データ入力が逐次的である画像処理では、データ待ちが発生し、必ずしも高速化できない場合がある。このような場合はパイプラインベースのアーキテクチャが応答時間の短縮に対して有用である。以上のような観点から、本研究ではこの両者を融合した並列構造 VLSI プロセッサアーキテクチャモデルを提案している。このアーキテクチャに基づき VLSI プロセッサを設計する場合、パイプライン化と空間的並列化の最適な組合せを探索することが重要であり、このための設計手法を併せて提案している。

また、提案する設計手法に基づき、実際に 3 次元計測用画像照合 VLSI プロセッサを設計し、レイアウトなどによる性能評価を行い、この有用性を明らかにしている [4]。

一方、画像照合法としては特徴量に基づく手法や各種相関関数に基づく手法があるが、近年、サブピクセル以上の高精度画像照合法として、位相限定相関関数に基づく手法が提案されている。本研究でもこの位相限定相関関数に基づく画像照合法を提案し、系統的な実験に基づく性能評価を行い、平行移動量を 0.01 ピクセル、回転量を 0.02 度、拡大縮小率を 0.0002 (スケールファクタ) 程度の誤差で推定できることを明らかにしている [5]-[7]。また、位相限定相関法は統一的かつ比較的シンプルなアルゴリズムでサブピクセル以上の高精度画像照合が可能であり、VLSI プロセッサ化に適合する。現在、DSP による予備実験とともに、FPGA によるアルゴリズムの実現を推進中である。

## 2. 画像照合用 VLSI プロセッサ

### 2.1 画像照合 VLSI プロセッサのアーキテクチャ

画像照合の応用においては、画像が入力されてからシステムが何らかのアクションを起こすまでの応答時間が短いことが要求される場合が多い。

一般に応答時間を短くするためには、図 1 に示すように同一のハードウェアを複数用いた空間的並列化が有用である。しかしながら、画像照合のように

逐次的にデータが入力され、処理に必要なデータが揃うまでに時間を要する場合には、ハードウェアがデータ待ちの状態に陥り、必ずしも十分な高速化が達成されない場合がある。

同種のデータが逐次的に入力される場合には処理を時間的に分割し、分散処理を行うパイプライン化が有用であることが多い(図2)。基本的にパイプライン処理は、スループット(データの出力間隔)を短くするために有効であるとされているが、データ数がパイプライン段数と比較して、十分に大きい場合には、処理の分割により増加した初期遅延が無視できるため、応答時間が短縮できる。

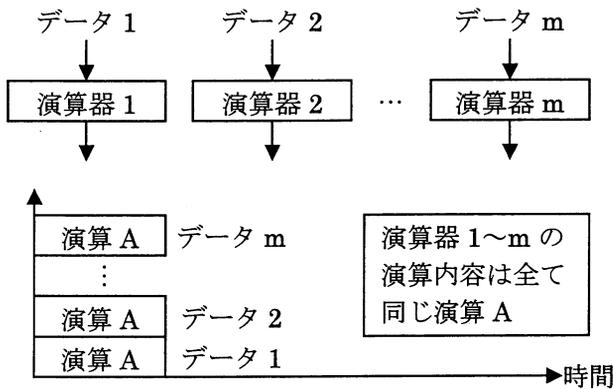


図1 空間的並列処理

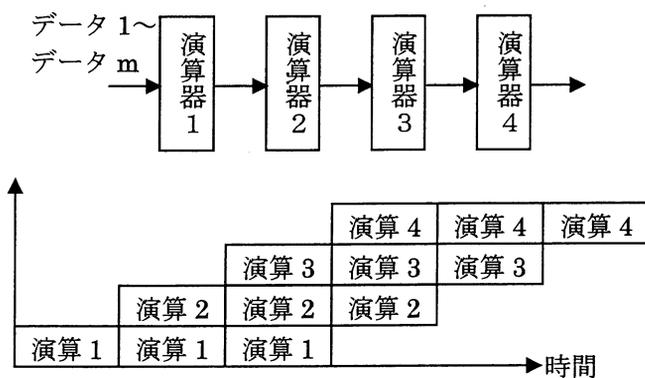


図2 時間的並列処理(4段パイプラインの例)

以上のような観点から、本研究では画像照合VLSIプロセッサのアーキテクチャとして、時間的並列化と空間的並列化を融合した並列アーキテクチャを提案し、そのモデルを示している(図3)。

提案するアーキテクチャは2レベルの階層から構成される。上位層はパイプラインアーキテクチャ

であり、時間的に分割された処理がマッピングされている Macro PE と呼ぶ演算要素がパイプラインレジスタを介して接続された構造となっている。下位層は演算の最小単位となる PE と呼ぶ演算要素が演算順序に基づき相互に配置配線された構造となっており、必要に応じて空間的並列アーキテクチャが導入されている。

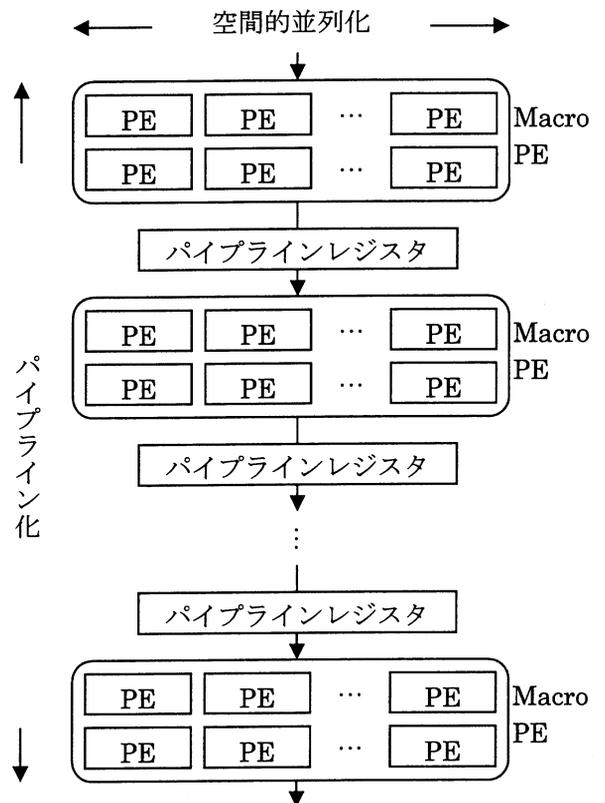


図3 アーキテクチャモデル

## 2.2 VLSI プロセッサの設計

提案するアーキテクチャモデルに基づく VLSI プロセッサの設計は、最適なパイプライン段数と空間的並列度の組合せを限られたチップ面積の中で探索する問題と考えることができる。

探索はいくつかの制約条件の下に、次式で表わされる性能指標に基づき行われる。ただし、 $TF, D, S$  および  $t_c$  はそれぞれ全処理時間、データ数、パイプ

ラインステージ数およびパイプラインピッチ（1ステージあたりの演算時間）である。

$$TF = (D + S - 1)t_c \quad (1)$$

画像処理の場合には、上述の通り、パイプライン段数に対して十分データ数が大きく  $D \gg S$  という関係が成り立つため、全処理時間を決定する要素はデータ数とパイプラインピッチ  $t_c$  となる。データ数は処理に応じて固定であるから、パイプラインピッチを最小化するパイプライン段数と空間的並列度の組合せを探索すればよいことになる。各組み合わせについて処理をスケジューリング/アロケーションし、処理時間を算出する。可能な組み合わせについて処理時間を算出し、最も処理時間が短くなる組合せを解とする。ただし、総当り的に探索を行うと、設計時間が膨大となる可能性があるため、次の観点から探索回数を削減している。

- ✓ 例えば 4 回の演算に対して 3 つの演算器を与えても、演算器が 2 つの場合と演算回数は変わらない。演算回数が減少しないような並列度は探索の対象から除外する。
- ✓ チップ面積制約から、あらかじめ最大の並列度およびパイプライン段数を割り出し、探索範囲を限定する。
- ✓ 分枝限定法に基づく探索を行い、探索の効率化を図る。

## 2.3 性能評価

提案する設計手法に基づき典型的な画像処理に対するプロセッサ設計を行ったところ、単純に空間的並列化を行った場合と比較して 25 倍と大幅な処理時間の短縮が達成されることを確認している。

また、3次元計測用画像照合プロセッサを提案する手法に基づき設計し、レイアウトおよびシミュレーションに基づき性能評価を行った結果を図 4 お

よび表 1 に示す。256×256 画素、8ビット階調のグレースケール画像を 120msec 程度の応答時間で処理できることを明らかにしている。

表 1 プロセッサ諸元

設計ルール	0.8 $\mu$ m CMOS設計ルール
チップ面積	16mm × 12mm
トランジスタ数	550,000
クロック周波数	100MHz
パイプライン段数	11
空間的並列度	181
処理時間	120msec

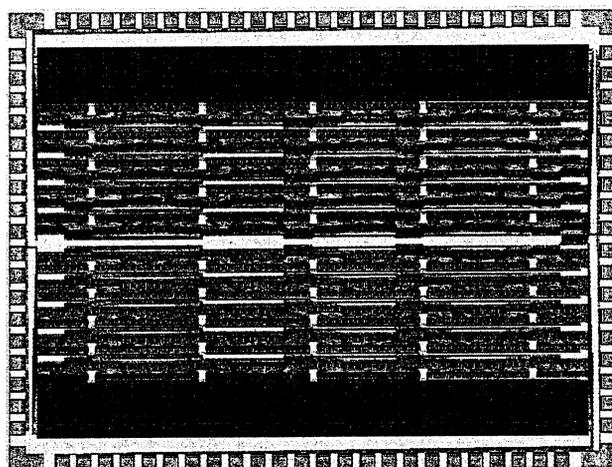


図 4 プロセッサレイアウト

## 3. 高精度画像照合技術

### 3.1 位相限定相関関数に基づく画像照合の原理

図 5 に示すように、2次元画像を2次元離散フーリエ変換により周波数領域に変換すると、振幅成分と位相成分で構成される。このうち位相成分は画像照合において重要である形状・位置の情報を持つと考えられている。この位相成分のみを用いて得られる相関関数が位相限定相関関数である。この位相限定相関関数のモデルと平行移動量推定の原理について述べる。

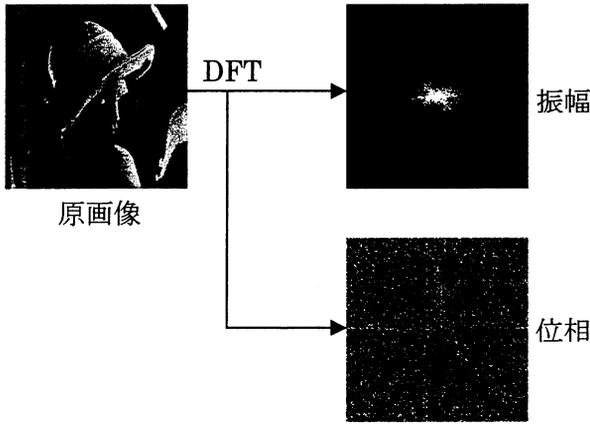


図5 画像の振幅と位相

2次元画像  $f(n_1, n_2)$  と、これを  $n_1, n_2$  方向に  $\delta_1, \delta_2$  だけ微小移動した画像  $g(n_1, n_2)$  に対する位相限定相関関数は次式でモデル化される。

$$\hat{r}(n_1, n_2) = \frac{\alpha \sin\{\pi(n_1 + \delta_1)\} \sin\{\pi(n_2 + \delta_2)\}}{N_1 N_2 \sin\{\frac{\pi}{N_1}(n_1 + \delta_1)\} \sin\{\frac{\pi}{N_2}(n_2 + \delta_2)\}} \quad (2)$$

ここで、 $N_1, N_2$  はそれぞれ  $n_1, n_2$  方向の画像サイズであり、 $\alpha$  は 1 以下の実数値である。この位相限定相関関数のモデルは図6に示されるように、デルタ関数に近いピーク特性を示す。

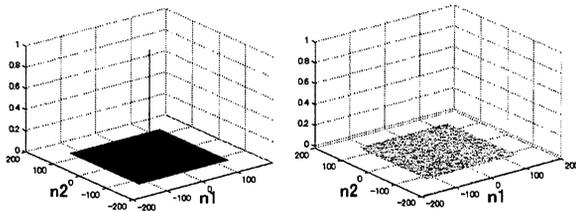


図6 位相限定相関関数（画像が類似している場合（左）と異なる場合（右））

ピークは画像の類似度を表わし、その位置は平行移動量  $\delta_1, \delta_2$  に対応しているため、ピーク位置から平行移動量を正確に推定できる。実際の平行移動量推定においては、位相限定相関関数  $\hat{r}(n_1, n_2)$  は離散点  $n_1, n_2$  上のデータとして得られるため、図7に示すように相関ピークを含む  $p \times p$  の近傍点に式(2)を  $\delta_1, \delta_2, \alpha$  をパラメータとしてフィッティング

することによりサブピクセル精度で平行移動量を求める。

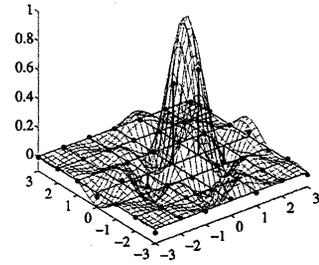


図7 関数フィッティングによるサブピクセル推定

### 3.2 位相限定相関法の高精度化

実用化を考慮し、次の3種類の高精度化手法を導入している。

#### (i) 時間平均画像の利用

時系列画像が得られる場合には、その加算平均により得られる画像を入力画像として用いることにより、S/N比を向上させる。

#### (ii) 窓関数の適用

2次元 DFT は、周期的に繰り返される離散信号のフーリエ変換としてとらえることができる。したがって、2次元 DFT を行う前の画像に窓関数を適用し、画像端の不連続性による誤差を抑制する。

#### (iii) 低域通過フィルタ (LPF) の利用

エイリアシングにより信頼性を失った高周波成分を強調しないように、位相限定合成  $\hat{R}(k_1, k_2)$  に低域通過フィルタを乗ずる。

### 3.3 回転および拡大縮小に不変な位相限定相関法

位相限定相関法は、基本的には平行移動量推定のための手法である。回転および拡大縮小を含む画像については、これを補正した後、位相限定相関法に基づき平行移動量を推定することになる。このための回転量推定および拡大縮小率推定が重要となる

が、この2つについても位相限定相関法を利用して高精度に行うことができる。

画像  $f(n_1, n_2)$  とこれに対して、平行移動量  $\delta_1, \delta_2$  の平行移動、回転角  $\theta$  の回転および拡大縮小率  $\lambda$  の拡大縮小を含む画像  $g(n_1, n_2)$  から回転量と拡大縮小率を推定する手法について述べる。これらを2次元離散フーリエ変換した振幅画像は、次のような関係を持つ。

$$|G(k_1, k_2)| \cong \frac{1}{\lambda^2} \left| F\left(\frac{1}{\lambda} \left( \frac{2\pi k_1}{N_1} \cos \theta - \frac{2\pi k_2}{N_2} \sin \theta \right), \frac{1}{\lambda} \left( \frac{2\pi k_1}{N_1} \sin \theta + \frac{2\pi k_2}{N_2} \cos \theta \right) \right) \right| \quad (3)$$

ただし、 $k_1, k_2$  はフーリエ変換後の座標である。すなわち、振幅画像は回転および拡大縮小のみを含み、平行移動を含まない。このため、振幅画像を元に回転量および拡大縮小率を推定する。

振幅画像  $|F(k_1, k_2)|$  と  $|G(k_1, k_2)|$  を log-polar 変換した画像  $|F_{LP}(k_1, k_2)|$  と  $|G_{LP}(k_1, k_2)|$  は次式で表わされる関係があり、回転および拡大縮小は平行移動に変換される。

$$|G_{LP}(k_1, k_2)| \cong \left| F_{LP}\left(m_1 + \frac{N}{\pi} \theta, m_2 - N \log_N \lambda\right) \right| \quad (4)$$

ただし、 $m_1, m_2$  は log-polar 変換後の座標である。

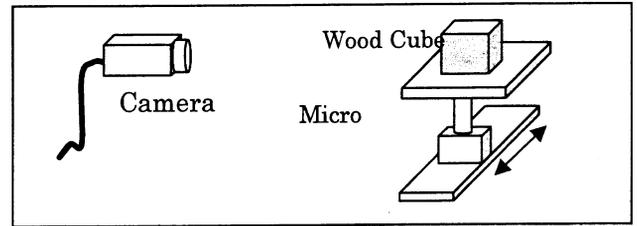
log-polar 変換後の2枚の画像に対して位相限定相関法を適用し、平行移動量を推定することにより、等価的に回転量および拡大縮小率を推定できる。

### 3.4 位相限定相関法の性能評価

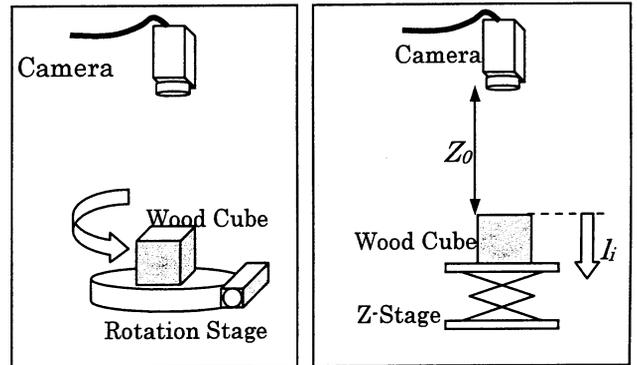
図8に示す実験システムを構築し、工業用 CCD カメラからの画像に基づき、平行移動量、回転量お

よび拡大縮小率推定の実験を行った。対象物体として一辺が 10cm の木製の立方体を用いた。

実験結果を表2に示す。RMS 誤差に基づく評価の結果、平行移動量は 0.0059 ピクセル、回転量は 0.0097 度、拡大縮小率は  $1.38 \times 10^{-4}$  程度の誤差で推定できることを明らかにしている。



(a) 平行移動量推定システム



(b) 回転量推定システム (c) 拡大縮小率推定システム

図8 実験システムの構成

表2 画像照合性能

	Maximum error	Mean error	RMS error
Translation	0.0166 [pixel]	0.0046 [pixel]	0.0059 [pixel]
Rotation	0.0269 [deg]	0.0076 [deg]	0.0097 [deg]
Scaling	3.61E-04	9.78E-05	1.38E-04

## 4. まとめと今後の展開

位相限定相関法は統一的なアルゴリズムでサブピクセルレベル以上の高精度画像照合が可能であり、様々な分野の基盤技術として、今後、幅広く用いられていくことが期待される(図10参照)。また、提案する設計手法に基づき VLSI プロセッサ化することにより、リアルタイム性が強く要求される分野への応用も可能となる。

現在, 東北大学ならびに複数の企業と 3 次元計測や映像分野などへの応用をアルゴリズムレベルで検討するとともに (図 9 参照), DSP や FPGA などを用いてハードウェア化を推進中である。

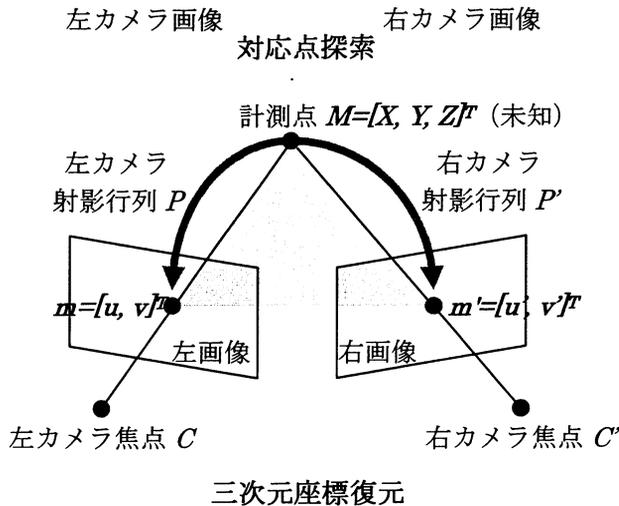
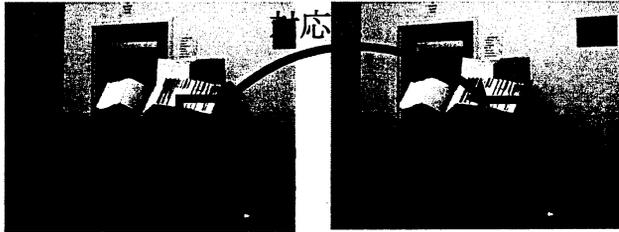


図 9 三次元計測応用

## 参考文献

- [1] Model-Based Robot Vision VLSI Processor for 3-D Instrumentation and Object Recognition, Yoshifumi Sasaki and Michitaka Kameyama, Proceedings of International Conference on Industrial Electronics, Control and Instrumentation vol. 3/3, pp. 1724-1729, 1993.
- [2] Design of a Model-Based Robot Vision VLSI Processor, Yoshifumi Sasaki and Michitaka Kameyama, Journal of Robotics and Mechatronics, Vol.6, No. 2, pp.131-136, 1994.
- [3] A VLSI-Oriented Model-Based Robot Vision Processor for 3-D Instrumentation and Object Recognition, Yoshifumi Sasaki and Michitaka Kameyama, IEICE Trans. Electronics, E77-C, No. 7, pp. 1116-1122, 1994.
- [4] モデルベースロボットビジョン 3 次元計測 VLSI プロセッサの構成と性能評価 佐々木慶文, 亀山充隆, 計測自動制御学会論文集, 第 31 巻, 第 8 号, pp. 1202-1210, 1995.
- [5] 位相限定相関法に基づく高精度レジストレーション, 佐々木慶文, 瀧田健児, 青木孝文, 樋口龍雄, 小林孝次, 信学技報, Vol.102, No.13, pp.49-54, 2002.
- [6] High-Accuracy Image Registration Based on Phase-Only Correlation and its experimental evaluation, K. Takita, T. Aoki, Y. Sasaki, T. Higuchi, and K. Kobayashi, Proceedings of IEEE International Symposium on Intelligent Signal Processing and Communication Systems, pp. 86-90, 2002.
- [7] High-Accuracy Subpixel Image Registration Based on Phase-Only Correlation, K. Takita, T. Aoki, Y. Sasaki, T. Higuchi, and K. Kobayashi, IEICE Trans. Vol.E86, No. 8, 2003.

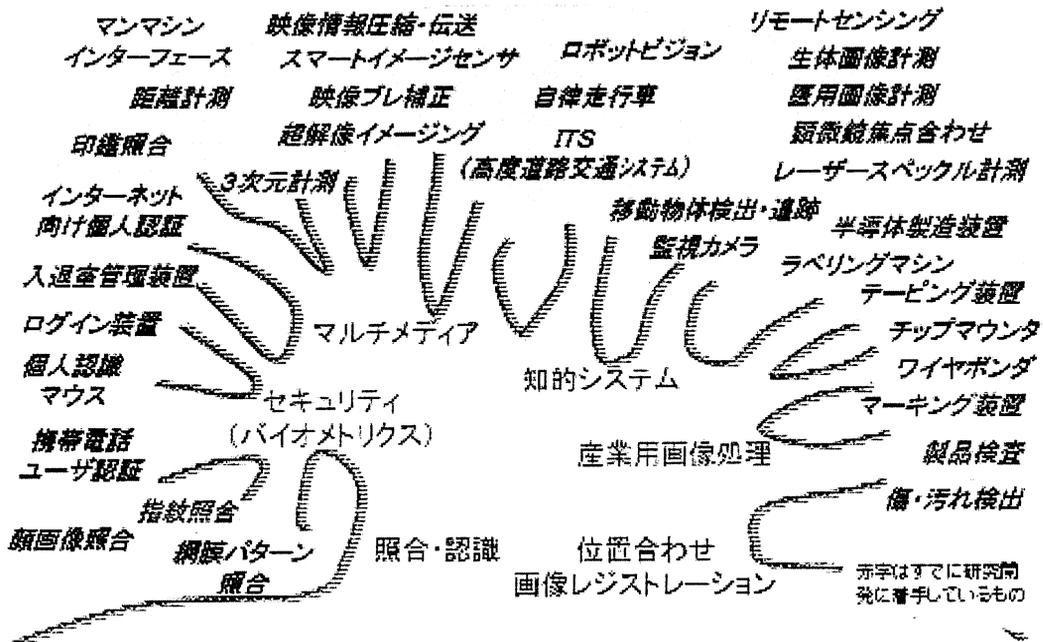


図 10 位相限定相関関数の応用展開